

拒絶査定



特許出願の番号 平成 9年 特許願 第181132号
起案日 平成15年 6月 9日
特許庁審査官 田代 吉成 9448 4R00
発明の名称 半導体装置及びその製造方法及びその実装構造
特許出願人 富士通株式会社
代理人 伊東 忠彦

この出願については、平成14年 3月25日付け拒絶理由通知書に記載した理由2)によって、拒絶をすべきものである。

なお、意見書及び手続補正書の内容を検討したが、拒絶理由を覆すに足りる根拠が見いだせない。

備考

電極板は周知（その根拠については、例えば、特開平1-134938号公報、特開平8-255868号公報及び特開平5-82717号公報等を参照のこと。）。

提出期限

7/17 (木)

上記はファイルに記録されている事項と相違ないことを認証する。

認証日 平成15年 6月10日 経済産業事務官 塚本 佳雅